

СЕМИНАР 5

ИССЛЕДОВАНИЕ ДЕШИФРАТОРОВ

Цель работы:

- ознакомление с принципом работы дешифраторов.
- исследование влияния управляющих сигналов на работу дешифраторов.
- реализация и исследование функциональных модулей на основе дешифраторов.

Приборы и элементы

Логический преобразователь

Генератор слов

Вольтметр

Логические пробники

Источник напряжения + 5 В

Генератор слов

Генератор тактовых импульсов

Двухпозиционные переключатели

Демультимплексор

Источник сигнала "логическая единица"

Логические пробники

Микросхема 74138 - дешифратор 3x8

1. Теоретическая часть

1.1. Комбинационные схемы

Комбинационной схемой называется логическая схема, реализующая однозначное соответствие между значениями входных и выходных сигналов. Для реализации комбинационных схем используются логические элементы, выпускаемые в виде интегральных схем. В этот класс входят интегральные схемы дешифраторов, шифраторов, мультиплексоров, демультимплексоров, сумматоров.

1.2. Дешифраторы

Дешифратор - логическая комбинационная схема, которая имеет n информационных входов и 2^n выходов. Каждой комбинации логических уровней на входах будет соответствовать активный уровень на одном из 2^n выходов. Обычно n равно 2,3 или 4.

На рис. 2.1 изображен дешифратор с $n = 3$, активным уровнем является уровень логического нуля. На входы С, В, А можно подать следующие комбинации логических уровней: 000, 001, 010... 111, всего 8 комбинаций.



Рис.2.1. Дешифратор, с $n = 3$

Схема имеет 8 выходов, на одном из которых формируется низкий потенциал, на остальных - высокий. Номер этого единственного выхода, на котором формируется активный (нулевой) уровень, соответствует числу M , определяемому состоянием входов С, В, А следующим образом: $N = C \cdot 2^2 + B \cdot 2^1 + A \cdot 2^0$.

$$Y_i = \begin{cases} 0, & \text{если } i = k; \\ 1, & \text{если } i \neq k; \end{cases}$$
$$k = 2^2 \cdot C + 2^1 \cdot B + 2^0 \cdot A.$$

$2^2 + B \cdot 2^1 + A \cdot 2^0$. Например, если на входы подана комбинация логических уровней 011, то из восьми выходов микросхемы ($Y_0, Y_1 \dots Y_7$) на выходе с номером $N=3$ установится нулевой уровень сигнала ($Y_3=0$), а все остальные выходы будут иметь уровень логической единицы.

ницы. Этот принцип формирования выходного сигнала можно описать следующим образом:

Видно, что уровень сигнала на выходе Y_3 описывается выражением:

$Y_3 = C \cdot B \cdot A = 0$. В таком же виде можно записать выражения для каждого выхода дешифратора:

$$\begin{array}{ll} Y_0 = \overline{\overline{\overline{C \cdot B \cdot A}}}, & Y_4 = \overline{\overline{\overline{C \cdot B \cdot A}}}, \\ Y_1 = \overline{\overline{\overline{C \cdot B \cdot A}}}, & Y_5 = \overline{\overline{\overline{C \cdot B \cdot A}}}, \\ Y_2 = \overline{\overline{\overline{C \cdot B \cdot A}}}, & Y_6 = \overline{\overline{\overline{C \cdot B \cdot A}}}, \\ Y_3 = \overline{\overline{\overline{C \cdot B \cdot A}}}, & Y_7 = \overline{\overline{\overline{C \cdot B \cdot A}}}. \end{array}$$

Помимо информационных входов A, B, C дешифраторы обычно имеют дополнительные входы управления G . Сигналы на этих входах, например, разрешают функционирование дешифратора или переводят его в пассивное состояние, при котором, независимо от сигналов на информационных входах, на всех выходах установится уровень логической единицы. Можно сказать, что существует некоторая функция разрешения, значение которой определяется состояниями управляющих входов.

Разрешающий вход дешифратора может быть прямым или инверсным. У дешифраторов с прямым разрешающим входом активным уровнем является уровень логической единицы, у дешифраторов с инверсным входом - уровень логического нуля. На рис. 2.2 представлен дешифратор с одним инверсным входом управления. Принцип формирования выходного сигнала в этом дешифраторе с учетом сигнала управления описывается следующим образом:

$$Y_i = \begin{cases} \overline{1 \cdot G}, & \text{если } i = k; \\ 1, & \text{если } i \neq k; \\ k = 2^2 \cdot C + 2^1 \cdot B + 2^0 \cdot A. \end{cases}$$

У дешифратора с несколькими входами управления функция разрешения, как правило, представляет собой логическое произведение всех разрешающих сигналов управления.



Рис. 2.2. Дешифратор

Например, для дешифратора 74138 с одним прямым входом управления G1 и двумя инверсными G2A и G2B (рис. 2.2) функции выхода Y_i и разрешения G имеют вид:

$$Y_i = \begin{cases} \overline{1 \cdot G}, & \text{если } i = k; \\ 1, & \text{если } i \neq k; \\ k = 2^2 \cdot C + 2^1 \cdot B + 2^0 \cdot A, \end{cases}$$

$$G = G1 \cdot \overline{G2A} \cdot \overline{G2B}.$$

Обычно входы управления используются для каскадирования (увеличения разрядности) дешифраторов или при параллельной работе нескольких схем на общие выходные линии.

1.3. Использование дешифратора в качестве демультиплексора

Дешифратор может быть использован и как демульти-

плексор - логический коммутатор, подключающий входной сигнал к одному из выходов. В этом случае функцию информационного входа выполняет один из входов разрешения, а состояние входов С, В и А задает номер выхода, на который передается сигнал со входа разрешения.

2. Порядок выполнения работы

Эксперимент 1. Исследование принципа работы дешифратора 3x8 в основном режиме.

Откройте файл c13_01 со схемой, изображенной на рис. 2.3. Включите схему. Подайте на вход G уровень логической единицы.

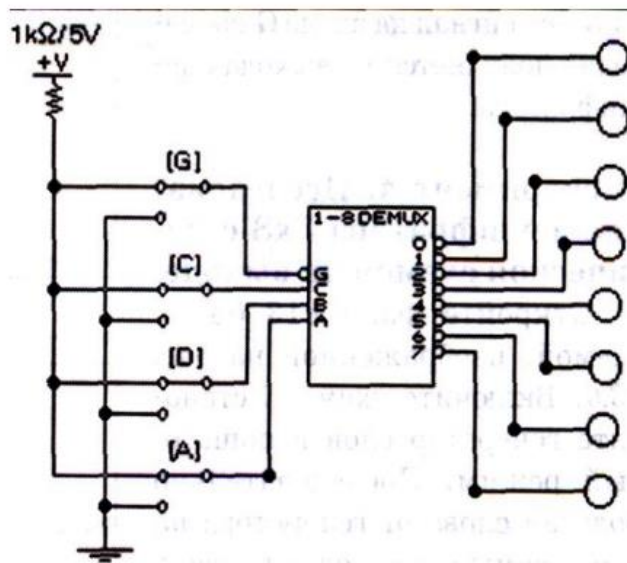


Рис. 2.3. Схема дешифратора для исследования

Для этого клавишей G ключ G установить в верхнее положение. Определите и запишите уровни сигналов на выходах Y0...Y7 в таблицу истинности при G = 1 (табл. 2.1 в разделе "Результаты экспериментов").

Подайте на вход G уровень логического нуля (ключ G установите в нижнее положение). Убедитесь, что дешифратор

перешел в рабочий режим и на одном из выходов установился уровень логического нуля. Подавая все возможные комбинации уровней логических сигналов на входы А, В, С с помощью одноименных ключей и определяя с помощью логических пробников уровни логических сигналов на выходе схемы, заполните таблицу истинности дешифратора при $G=0$ (табл. 2.1. в разделе "Результаты экспериментов").

Эксперимент 2. Исследование принципа работы дешифратора 3x8 в режиме 2x4.

а) В схеме рис. 2.3 подключите вход С к общему проводу (земле), задав $C=0$ (рис. 2.4). Изменяя уровни сигналов на входах В и А и наблюдая уровни сигналов на выходах схемы, с помощью пробников заполните таблицу истинности дешифратора (табл. 2.2 в разделе "Результаты экспериментов"). Укажите выходы, на которых уровень сигнала не меняется.

б). Прделайте пункт а) при $C=1$, для чего вход С подключите к источнику логической единицы. Заполните таблицу истинности дешифратора (табл. 2.3 в разделе "Результаты экспериментов").

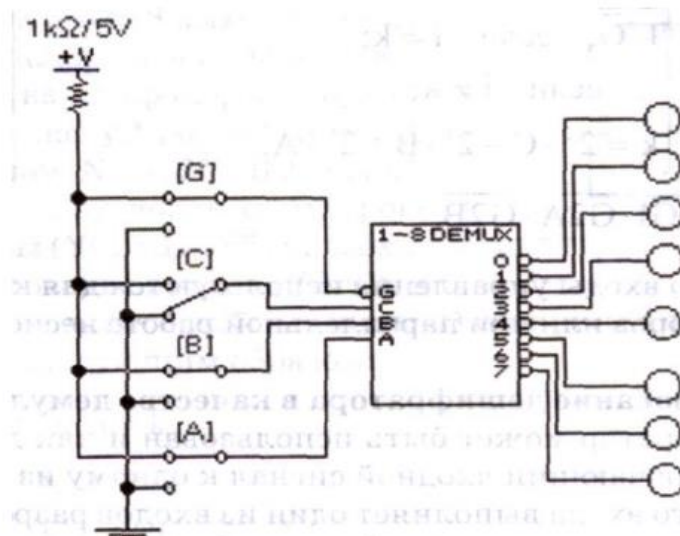


Рис. 2.4. Дешифратор для исследования

в) Прделайте пункт а), заземлив вход В ($V=0$), а на входы А и С подавая все возможные комбинации логических уровней. Заполните таблицу истинности (табл. 2.4 в разделе "Результаты экспериментов"), там же укажите номера выходов, на которых уровень логического сигнала не изменяется.

Эксперимент 3. Исследование работы дешифратора в качестве демультиплексора.

Откройте файл s13_02 со схемой, изображенной на рис. 2.5. Включите схему. В пошаговом режиме работы генератора слов подайте на входы С, В, А демультиплексора слова, эквивалентные числам от 0 до 7. Наблюдая при помощи логических пробников уровни сигналов на выходах, заполните таблицу функционирования (табл. 2.5 в разделе "Результаты экспериментов"). Убедитесь, что изменяющийся сигнал на входе G поочередно появляется на выходах дешифратора.

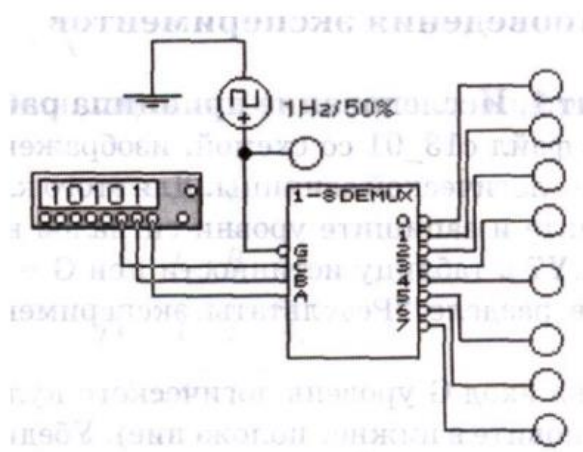


Рис. 2.5. Дешифратор для исследования

Эксперимент 4. Исследование дешифратора 3x8 с логической схемой на выходе.

Откройте файл s13_03 со схемой, изображенной на рис. 2.6. Включите схему. Установите генератор слов в пошаговый режим. Последовательно подавая слова от генератора на вход схемы и наблюдая уровень логического сигнала на

выходе схемы с помощью логического пробника, составьте таблицу истинности функции F , реализуемой схемой на выходе (табл.2.6 в разделе "Результаты экспериментов"). По таблице запишите аналитическое выражение функции и занесите полученное выражение в раздел "Результаты экспериментов".

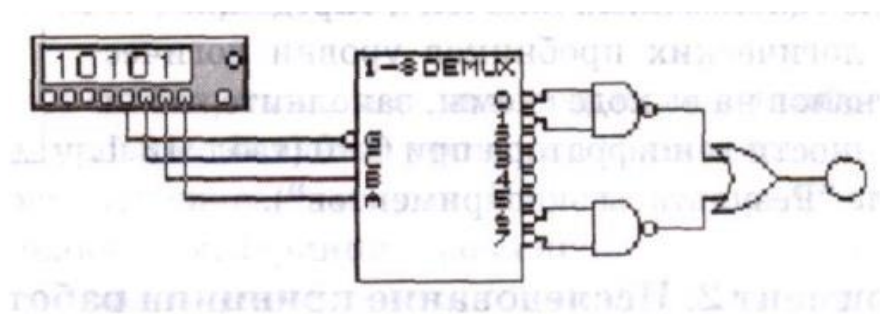


Рис. 2.6. Дешифратор для исследования

Эксперимент 5. Исследование микросхемы 74138.

а) Откройте файл `s13_04` (рис. 2.7). Установите генератор слов в пошаговый режим. Включите схему. С помощью соответствующих ключей установите состояние управляющих входов $G1=0$,

$G2A=G2B=1$. Подавая на входы A, B, C слова от генератора слов и наблюдая состояние выходов с помощью логических пробников, заполните таблицу функционирования дешифратора 74138 (табл. 2.7 в разделе "Результаты экспериментов").

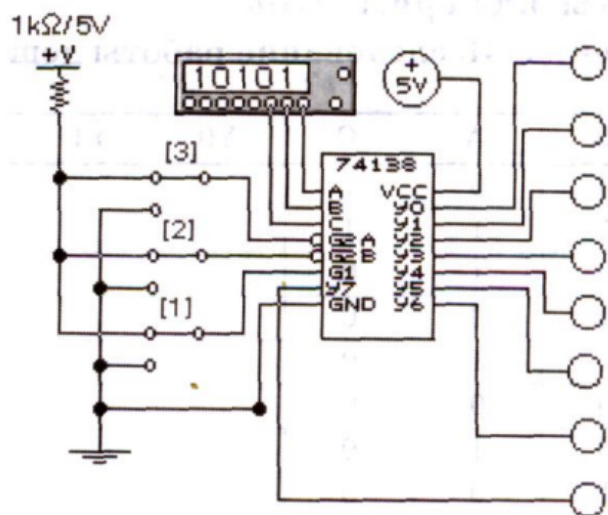


Рис. 2.7. Схема для исследования

б) Повторите операции пункта а) при $O1=O2A=1$, $O2B=0$. Заполните таблицу функционирования дешифратора 74138 (табл. 2.8 в разделе "Результаты экспериментов").

в) Повторите операции пункта а) при $O1=1$, $O2A=O2B=0$. Заполните таблицу функционирования дешифратора 74138 (табл. 2.9 в разделе "Результаты экспериментов").

Эксперимент 6. Исследование микросхемы 74138 с помощью логического анализатора.

Откройте файл `s13_05` (рис. 2.8). Установите генератор слов в пошаговый режим. Включите схему. С помощью соответствующих ключей установите состояние управляющих входов $G1=1$, $G2A=G2B=0$. Подавая слова от генератора слов, получите временные диаграммы работы дешифратора на экране логического анализатора и зарисуйте их в разделе "Результаты экспериментов". Сопоставьте временные диаграммы с таблицей 2.9.

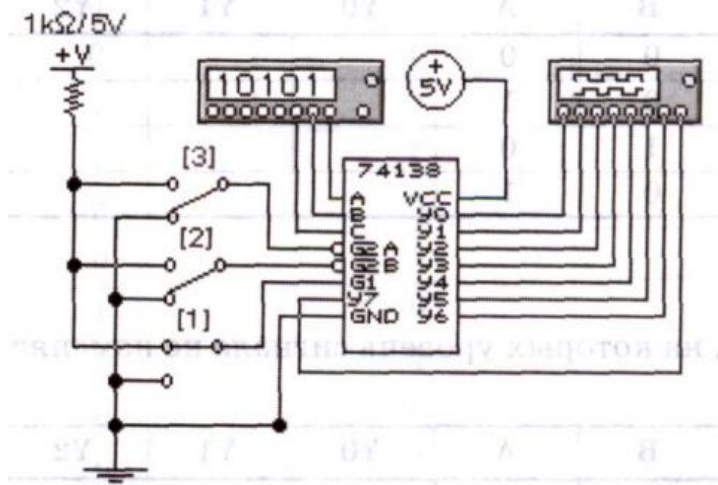


Рис. 2.8. Схема для исследования

3. Результаты экспериментов

Таблица.2.1

Результаты эксперимента 1. Исследование работы дешифратора 3x8 в основном режиме

C	B	A	G	Y0	Y1	Y2	Y3	Y4	Y5	Y6	Y7
0	0	0	1								
0	1	1	1								
0	0	1	0								
0	1	0	0								
0	1	1	0								
1	0	0	0								
1	0	1	0								
1	1	0	0								
1	1	1	0								

Для простоты заполнения таблицы истинности в ней можно отмечать только выходы с <5 низким уровнем сигнала.

Таблица 2.5

Результаты эксперимента 3. Исследование работы дешифратора
в качестве демультимплектора

C	B	A	Y0	Y1	Y2	Y3	Y4	Y5	Y6	Y7
0	0	0								
0	0	1								
0	1	0								
0	0	1								
1	0	1								
1	0	1								
1	0	1								
1	0	1								

Таблица 2.6

Результаты эксперимента 4. Исследование дешифратора 3x8 с
логической схемой на выходе

G	C	B	A	F
0	0	0	0	
0	0	0	1	
0	0	1	0	
0	0	1	1	
0	1	0	0	
0	1	0	1	
0	1	1	0	
0	1	1	1	
1	0	0	0	
1	0	0	1	
1	0	1	0	
1	0	1	1	
1	1	0	0	
1	1	0	1	
1	1	1	0	
1	1	1	1	

Таблица 2.9

Результаты эксперимента 5. Исследование микросхемы 74138

(с)

C	B	A	Y0	Y1	Y2	Y3	Y4	Y5	Y6	Y7
0	0	0								
0	0	1								
0	1	0								
0	1	1								
1	0	0								
1	0	1								
1	1	1								
1	1	1								

Результаты эксперимента 6. Исследование микросхемы 741.58 с помощью логического анализатора

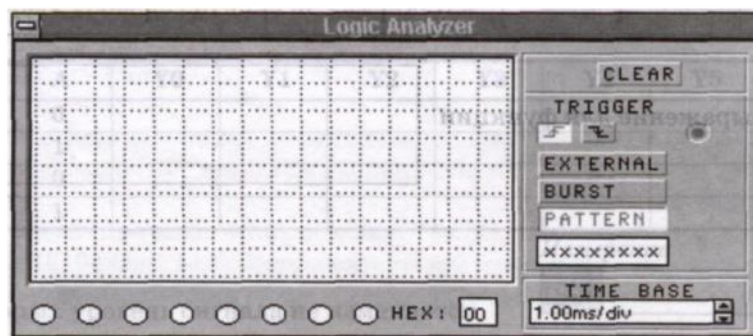


Рис. 2.9. Диаграммы на экране логического анализатора

4. Контрольные вопросы

1. Какие логические функции выполняет дешифратор?
2. Каково назначение входов управления в дешифраторе, как влияет сигнал управления на выходные функции дешифратора?

Семинар 6,7,8,9

Триггеры. RS, D, JK триггеры

Цель работы:

- изучение структуры и алгоритмов работы асинхронных и синхронных триггеров.
- исследование функций переходов и возбуждения основных типов триггеров.
- изучение взаимозаменяемости триггеров различных типов.

Приборы и элементы

Генератор слов

Вольтметр

Логические пробники

Источник напряжения + 5 В

Источник сигнала «логическая единица»

Двухпозиционные переключатели

Двухвходовые элементы И, И-НЕ, ИЛИ, ИЛИ-НЕ

RS и RS –триггеры

JK-триггер

D-триггер

1. Теоретическая часть

1.1. Триггер – простейшая цифровая схема последовательностного типа. В обычных комбинационных схемах состояние выхода Y в любой момент времени определяется только текущим состоянием входа X :

$$Y = F(X). \quad (4.1)$$

В отличие от них, состояние выхода последовательностной схемы (цифрового автомата) зависит еще и от внутреннего состояния схемы Q :